

SISTEMAS ELECTRÓNICOS DIGITALES

PRÁCTICA 2

SISTEMAS SECUENCIALES CON CIRCUITOS CONFIGURABLES

1. Objetivos

- Introducir al alumno en el diseño de sistemas digitales secuenciales utilizando circuitos configurables.
- Explicar al alumno la placa de desarrollo que se va a utilizar que está basada en una FPGA modelo Spartan 2E de la firma Xilinx.
- Explicar al alumno la placa de periféricos que se va a utilizar y que se puede conectar a la placa de desarrollo de la FPGA.
- Programación de la FPGA.

2. Enunciado

Se desea realizar el sistema secuencial diseñado en la práctica 1 en una FPGA Spartan 2E de Xilinx. Para ello se programará la FPGA de la placa de desarrollo utilizando el software ISE 6.3. Se generará el código de programación correspondiente a partir del diseño con esquemáticos realizado en la práctica 1.

En el diseño se deben especificar que pines de la FPGA tienen que corresponder a las señales de entrada y salida del diseño para utilizar los siguientes elementos de la placa de periféricos:

- Señal de reloj:
CLK: se generará utilizando el botón 1 (BTN1) de la placa de periféricos.
- Señales de entrada
A: Se generará utilizando el interruptor 1 (SW1) de la placa de periféricos.
Reset: se generará utilizando el interruptor 2 (SW2) de la placa de periféricos.
- Señales de salida:
Q1 y Q0: el estado del sistema se visualizará utilizando el 1^{er} dígito del display (DSP1) de la placa de periféricos (dígito que está más a la izquierda).
a, b, c, d, e, f, g, AN1, AN2, AN3, AN4: señales de control del display de la placa de periféricos. Se deben generar a partir de Q1 y Q0 y asignarles los pines correspondientes de los conectores de expansión de la placa de periféricos.

3. Tareas del alumno previas a la asistencia al laboratorio

El alumno deberá de realizar las siguientes tareas antes de asistir al laboratorio:

- Lectura de la documentación sobre el software ISE 6.3
- Lectura de la documentación de la placa de desarrollo Digilent D2-SB
- Lectura de la documentación de la placa de periféricos DIO4
- Lectura de la práctica
- Estudio de la relación entre pines de la FPGA y pines de los conectores de expansión de la placa de desarrollo.
- Estudio de la relación entre los elementos de la placa de periféricos y los pines de los conectores de expansión de dicha placa.
- Estudio de la relación entre pines de los conectores de expansión de la placa de desarrollo y la placa de periféricos.
- Adaptar el esquemático realizado en la práctica 1 a las especificaciones de la presente práctica. Se deberá diseñar un circuito decodificador de un número decimal codificado con 2 bits a las

señales necesarias para iluminar un dígito del display DSP1 de la placa de periféricos (ver documentación). Este circuito se utilizará para representar el estado del sistema en el 1^{er} dígito del display de la placa de periféricos (dígito que está más a la izquierda). También se deberán añadir las señales que gobiernan el encendido de cada uno de los cuatro dígitos de los que consta el display de la placa de periféricos (AN1, AN2, AN3, AN4).

- Asignar los pines adecuados de la FPGA a las señales de entrada y salida del diseño para utilizar los elementos correspondientes de la placa de periféricos según las especificaciones del enunciado.

4. Tareas a realizar en el laboratorio

El objetivo de esta práctica es que el alumno aprenda a realizar un diseño de un sistema secuencial en un circuito configurable como por ejemplo una FPGA. Para ello el profesor explicará todo lo necesario sobre el software y hardware a utilizar y realizará paso a paso la programación de la FPGA con el sistema secuencial propuesto en el enunciado. Los alumnos irán siguiendo todas las acciones que les va explicando el profesor en sus respectivos ordenadores.

El diseño se realizará mediante esquemáticos y los pasos serán los siguientes:

- Adaptación del proyecto de la práctica 1 a las especificaciones de la presente práctica.
- Creación de un componente nuevo que realizará la decodificación de un número decimal de 2 bits a 7 segmentos.
- Establecer los pines de la FPGA a utilizar por las entradas y salidas del diseño.
- Programación de la FPGA.
- Comprobación del correcto funcionamiento del sistema secuencial.

NOTA:

Es importante observar que la correspondencia entre los pines de un conector de expansión de la placa de desarrollo de la FPGA y del conector de expansión de la placa de periféricos al que esté conectado no es directa (ver documentación). Hay que fijarse en que la correspondencia de pines es la siguiente:

Conector placa desarrollo	Conector placa periféricos
pin 1	pin 39
pin 2	pin 40
pin 3	pin 37
pin 4	pin 38
pin 5	pin 35
pin 6	pin 36
pin 7	pin 33
pin 8	pin 34
pin 9	pin 31
pin 10	pin 32
pin 11	pin 29
pin 12	pin 30
pin 13	pin 27
pin 14	pin 28
.	.
.	.
.	.
pin 37	pin 3
pin 38	pin 4
pin 39	pin 1
pin 40	pin 2

Esto es muy importante a la hora de seleccionar que pines de la FPGA se tienen que utilizar para las entradas y salidas del sistema secuencial.