

SISTEMAS ELECTRÓNICOS DIGITALES

PRÁCTICA 4

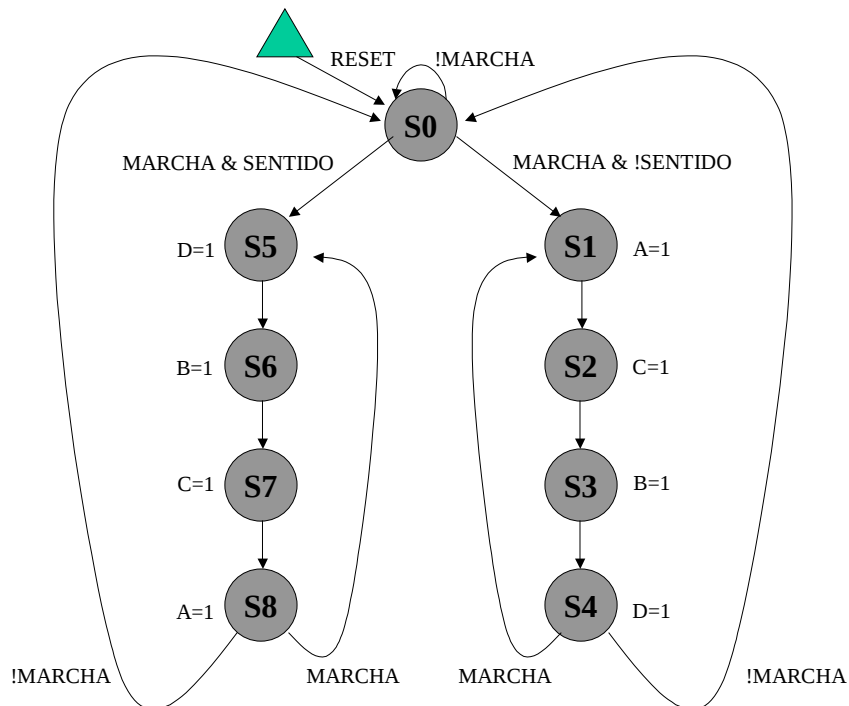
DISEÑO CON DIAGRAMAS DE ESTADO

1. Objetivos

- Diseño de sistemas secuenciales con diagramas de estado.
- Control de un motor paso a paso.

2. Enunciado

Diseñar un control sencillo de un motor paso a paso y realizar dicho control en una FPGA Spartan 2E de Xilinx. El diseño se introducirá en el software ISE 6.2 mediante diagrama de estados. El diagrama de estados de un control sencillo que permite mover el motor en ambos sentidos es el que se muestra a continuación:



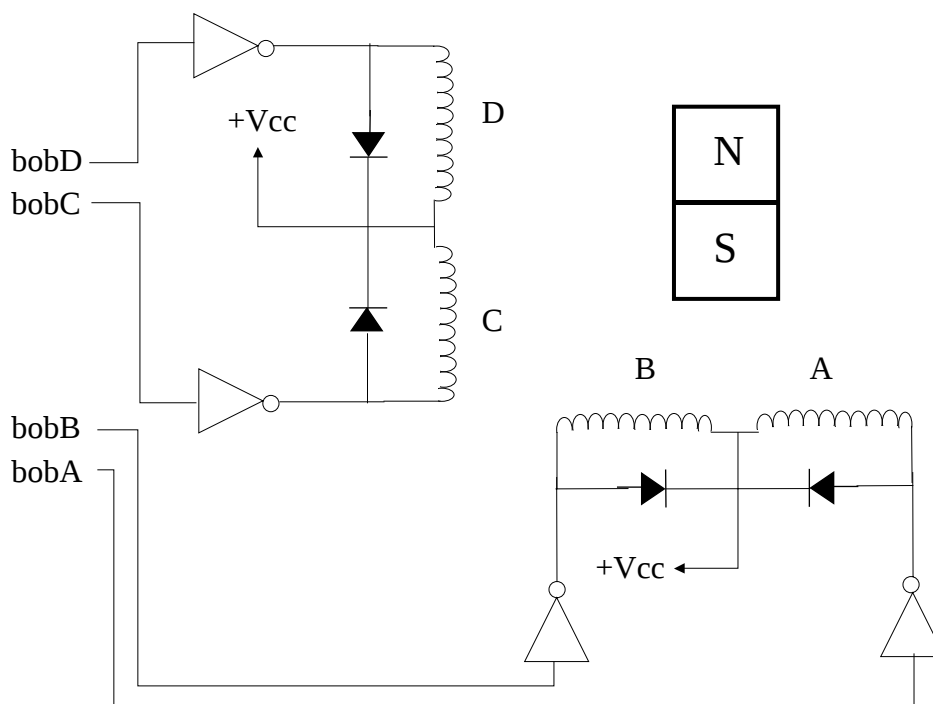
Las señales de entrada y salida del módulo de control deben ser las siguientes:

- Señal de reloj: CLK
- Señales de entrada: Marcha (activa el funcionamiento del motor)
Sentido (selección del sentido de giro del motor)
Reset (señal de inicialización)
- Señales de salida: A, B, C, D (señales de activación de las bobinas del estator del motor)

En el diseño se deben especificar que pines de la FPGA tienen que corresponder a las señales de entrada y salida del diseño para utilizar los siguientes elementos de la placa de periféricos:

- Señal de reloj:
CLK: se utilizará como señal de reloj el oscilador de 50 MHz que contiene la placa de desarrollo y que está conectado a la entrada GLK2 de la Spartan 2E (pin 182). El retardo que se debe aplicar entre dos pasos consecutivos de la secuencia puede variar entre aproximadamente unos 10 ms y 80 ms (de forma orientativa y dependiendo del motor) por lo que se debe obtener un reloj de una frecuencia adecuada para el funcionamiento del motor a partir del oscilador de 50 MHz.
Realizar un diseño que permita mediante un multiplexor de 4 canales (2 entradas de selección S0 y S1) seleccionar 4 frecuencias de reloj diferentes y de esta forma poder controlar la velocidad del motor. Por lo tanto se debe diseñar un divisor utilizando contadores que permita obtener frecuencias de aproximadamente 12 Hz, 24 Hz, 48 Hz y 96 Hz a partir del reloj principal de 50 MHz. Para seleccionar la velocidad de giro del motor se utilizarán los interruptores 3 (SW3) y 4 (SW4) de la placa de periféricos, que se corresponderán a las señales S0 y S1 de selección del multiplexor respectivamente.
- Señales de entrada
Marcha: Activa el funcionamiento del motor. Se utilizará el interruptor 1 (SW1) de la placa de periféricos para generar esta señal.
Sentido: Señal de selección del sentido de giro del motor. Se utilizará el interruptor 2 (SW2) de la placa de periféricos para generar esta señal
Reset: Señal de inicialización. Se utilizará el interruptor 8 (SW8) de la placa de periféricos para generar esta señal.
- Señales de salida:
A, B, C, D: Señales de activación de las bobinas del estator del motor. Se utilizarán los siguientes pines del conector de expansión B2 de la placa de desarrollo de la FPGA: pin 5 (señal A), pin 7 (señal B), pin 9 (señal C), pin 11 (señal D).

Para excitar las diferentes bobinas de un motor paso a paso es necesario amplificar las tensiones de salida de la FPGA, tal como se muestra en la siguiente figura:



Para ello se utilizará el circuito integrado ULN 2803A que presenta la ventaja de incluir los diodos de libre circulación que es necesario añadir para limitar los picos de tensión producidos en la conmutación de la corriente de las bobinas. Este circuito contiene 8 amplificadores inversores en montaje Darlington que admite tensiones de entrada de niveles TTL y proporciona hasta 500 mA de salida por cada amplificador.

3. Tareas del alumno previas a la asistencia al laboratorio

El alumno deberá de realizar las siguientes tareas antes de asistir al laboratorio:

- Lectura de la documentación sobre el software ISE 6.3
- Lectura de la documentación de la placa de desarrollo Digilent D2-SB
- Lectura de la documentación de la placa de periféricos DIO4
- Lectura de la práctica
- Estudio de la relación entre pines de la FPGA y pines de los conectores de expansión de la placa de desarrollo.
- Estudio de la relación entre los elementos de la placa de periféricos y los pines de los conectores de expansión de dicha placa.
- Estudio de la relación entre pines de los conectores de expansión de la placa de desarrollo y la placa de periféricos.
- Estudio del funcionamiento de un motor paso a paso.
- Diseñar un divisor de frecuencia con contadores para obtener un reloj de frecuencia adecuada para el funcionamiento del motor a partir del reloj principal del sistema que es el oscilador de 50 MHz incluido en la placa de desarrollo de la FPGA.
- Estudio del funcionamiento del circuito integrado ULN 2803A.
- Diseñar las conexiones entre las salidas de la FPGA, el circuito amplificador ULN 2803A y las entradas del motor.
- Asignar los pines adecuados de la FPGA a las señales de entrada y salida del diseño para utilizar los elementos correspondientes de la placa de periféricos según las especificaciones del enunciado.

4. Tareas a realizar en el laboratorio

El profesor irá guiando a los alumnos en las tareas que hay que realizar para conseguir implementar el control del motor en la FPGA y para probar su correcto funcionamiento. El alumno realizará todas estas tareas en su puesto de trabajo.

Los pasos a seguir por el alumno en el laboratorio serán los siguientes:

- Crear un proyecto con un esquemático como nivel superior del diseño.
- Introducir el control del motor mediante un diagrama de estados. Para ello se utilizará el asistente que incluye el software ISE 6.2.
- Simular el correcto funcionamiento del control del motor.
- Generar el código de descripción hardware (lenguaje VHDL) correspondiente al diagrama de estados introducido.
- Incluir en el proyecto los módulos correspondientes al diagrama de estados y al código VHDL.
- A partir del módulo VHDL crear un símbolo del módulo de control.
- Añadir al proyecto un esquemático donde se realizarán las conexiones pertinentes de las señales de entrada y salida del símbolo correspondiente al módulo de control que se ha generado anteriormente. Asignar a las señales de entrada y salida los puertos apropiados e introducir en la señal de reloj una señal de una frecuencia adecuada a partir del reloj principal de 50 MHz.
- Establecer los pines de la FPGA a utilizar por las entradas y salidas del diseño según las especificaciones del enunciado.
- Programar la FPGA.
- Conectar las salidas de la FPGA debidamente amplificadas a las entradas del motor. Utilizar para ello el circuito ULN 2803A y la placa de prototipos.
- Comprobar el correcto funcionamiento del sistema utilizando los elementos de la placa de periféricos descritos en el enunciado.